

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-237685

(43)Date of publication of application : 09.09.1997

(51)Int.Cl.

H05B 41/24

(21)Application number : 08-043618

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 29.02.1996

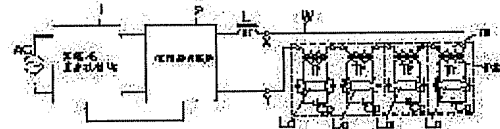
(72)Inventor : FUJIMOTO KOJI
OKUDE AKIO
ICHIMURA SHIYOUGO
KUDO YASUHIRO
HIRATOMO YOSHIMITSU

(54) LIGHTING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a lighting system in which arc discharge is not continued even when the arc discharge is generated by a contact failure or the like.

SOLUTION: A constant current high frequency power source 1 uses an AC power source AC as a power source to output high frequency waves. A load circuit 2 supplies power through a current transformer Tr connected to an output line W to a lamp La. When arc discharge is generated by a contact failure or the like on the output line W, a phase detection circuit detects arc discharge generated based on phase difference between a voltage phase and a current phase, and it stops an output of the constant current high frequency power source 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-237685

(43) 公開日 平成9年(1997)9月9日

(51) Int.Cl.⁶
H 0 5 B 41/24

識別記号 庁内整理番号

F I
H 0 5 B 41/24

技術表示箇所

G

審査請求 未請求 請求項の数 8 O L (全 13 頁)

(21) 出願番号 特願平8-43618

(22) 出願日 平成8年(1996)2月29日

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 藤本 幸司

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 奥出 章雄

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 一村 省互

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 弁理士 石田 長七 (外2名)

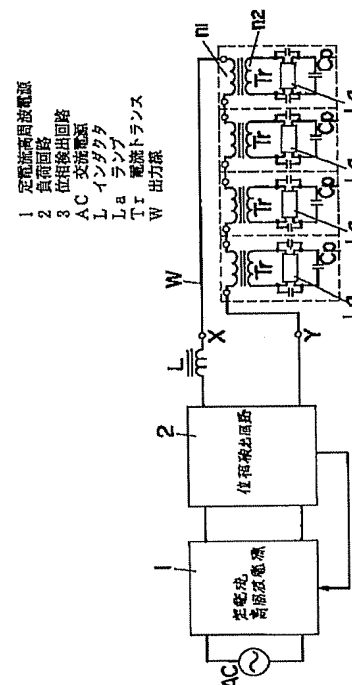
最終頁に続く

(54) 【発明の名称】 照明装置

(57) 【要約】

【課題】 接触不良などによるアーク放電が発生しても、アーク放電が持続することのない照明装置を提供する。

【解決手段】 定電流高周波電源1は、交流電源ACを電源とし電流を一定とした高周波を出力する。負荷回路2は出力線Wに接続された電流トランスTrを介してランプLaに電力を供給する。出力線W上において接触不良などによるアーク放電が生じると、位相検出回路3では電圧位相と電流位相との位相差に基づいてアーク放電が発生していることを検出し、定電流高周波電源1の出力を停止させる。



【特許請求の範囲】

【請求項 1】 交流電源を電源とし電流を一定とした高周波を出力する定電流高周波電源と、定電流高周波電源の出力端子間に接続された照明負荷を含む負荷回路と、定電流高周波電源から負荷回路への電流経路でのアーク放電の発生を検出する放電検出手段と、放電検出手段によるアーク放電の検出時に定電流高周波電源から負荷回路への出力を制限する保護手段とを備えることを特徴とする照明装置。

【請求項 2】 放電検出手段は定電流高周波電源の出力電圧と負荷回路に流れる電流との位相差を検出する位相検出回路よりなり、位相検出回路は負荷回路に流れる電流が定電流高周波電源の出力電圧に対して進相になるとアーク放電が生じていると判定することを特徴とする請求項 1 記載の照明装置。

【請求項 3】 放電検出手段は負荷回路に流れる電流波形の対称性を検出する電流バランス検出回路よりなり、負荷回路に流れる電流の大きさに向きによる差が生じるとアーク放電が生じていると判定することを特徴とする請求項 1 記載の照明装置。

【請求項 4】 放電検出手段は定電流高周波電源の出力端子間の電圧波形の対称性を検出する電圧バランス検出回路よりなり、電圧波形が非対称になるとアーク放電が生じていると判定することを特徴とする請求項 1 記載の照明装置。

【請求項 5】 保護手段は、アーク放電が検出されると定電流高周波電源から負荷回路への出力を停止することを特徴とする請求項 1 ないし請求項 3 記載の照明装置。

【請求項 6】 保護手段は、アーク放電が検出されると定電流高周波電源から負荷回路に対して間欠的に出力を供給することを特徴とする請求項 1 ないし請求項 3 記載の照明装置。

【請求項 7】 保護手段は、アーク放電が検出されると定電流高周波電源から負荷回路への出力電圧を低下させることを特徴とする請求項 1 ないし請求項 3 記載の照明装置。

【請求項 8】 定電流高周波電源は、負荷回路との間に挿入される誘導性インピーダンス素子と出力端子間に接続される容量性インピーダンス素子との少なくとも一方を備えることを特徴とする請求項 1 ないし請求項 7 記載の照明装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、定電流高周波源の出力により照明負荷を点灯させる照明装置に関するものである。

【0002】

【従来の技術】 従来より、図 1 4 に示すように、商用電源のような交流電源 AC を電源とする定電流高周波電源 1 から照明負荷である放電灯 La を含む負荷回路 2 に電

力を供給することによって放電灯 La を点灯させるようにした照明装置が提案されている（特開平 6-203982 号公報）。

【0003】 負荷回路 2 は、定電流高周波電源 1 の出力端子 X、Y 間に接続される絶縁被覆電線である出力線 W と、環状コアに 2 次巻線 n_2 を巻装した電流トランス Tr と、電流トランス Tr の 2 次巻線 n_2 の両端間に接続された放電灯 La とを備え、放電灯 La としてはフィラメントを備えるものを用い、予熱用のコンデンサ C_p を放電灯 La のフィラメントの非電源側端間に接続してある。出力線 W は電流トランス Tr の環状コアに挿通されることにより電流トランス Tr の 1 次巻線として機能する。この構成では、放電灯 La が複数であっても放電灯 La の灯数に応じた個数の電流トランス Tr を設け、各電流トランス Tr の 2 次巻線 n_2 に放電灯 La を接続するとともに出力線 W を電流トランス Tr に挿通すればよいから、放電灯 La の灯数にかかわらず施工が容易であるという利点を有している。

【0004】

【発明が解決しようとする課題】 ところで、上述した照明装置では、出力端子 X、Y への出力線 W の接続が不完全である場合（出力端子 X、Y と出力線 W との接触不良、あるいは出力端子 X、Y として端子ねじを備えた端子を用いるのであれば端子ねじに緩みがある場合など）のように定電流高周波電源 1 の出力端子 X、Y 間の電流経路（厳密には出力線 W 以外に出力端子 X、Y と出力線 W との接続部も含んでいるが、以下では出力線 W 上と述べることにする）のいずれかの箇所であってアーク放電が生じることがある。アーク放電が生じると出力線 W の絶縁被覆が過熱されて溶けたり燃えたりして発火あるいは発煙し、場合によっては充電部である芯線が露出するなどの問題が生じることがある。

【0005】 とくに、定電流高周波電源 1 から出力される高周波電流では電離したイオンが消滅する前に再び電圧が印加されるから、商用電源周波数の電流に比べるとアーク放電が持続しやすく、しかも定電流高周波電源 1 は出力電流を一定に保とうとするから、出力線 W 上のインピーダンスが増加すれば出力端子 X、Y 間の電圧が上昇することになり、アーク放電が持続されやすくなる。このように、定電流高周波電源 1 を用いて照明負荷を点灯させる照明装置では、出力線 W 上でアーク放電が生じるとなるとアーク放電が持続されやすいものである。

【0006】 定電流高周波電源 1 を用いて照明負荷を点灯させる構成としては、図 1 5 に示すように、複数ターンの 1 次巻線 n_1 を備えた電流トランス Tr を設けるものも考えられている。この照明装置では電流トランス Tr は端子台 6 を介して出力線 W に接続される。したがって、出力線 W 上に多数の電氣的接続部が存在しており、接触不良の生じる箇所が一層多くなるから、出力線 W 上

でアーク放電がさらに生じやすいことになる。

【0007】本発明は上記事由に鑑みて為されたものであり、その目的は、接触不良などによるアーク放電が発生しても、アーク放電が持続することのない照明装置を提供することにある。

【0008】

【課題を解決するための手段】請求項1の発明は、交流電源を電源とし電流を一定とした高周波を出力する定電流高周波電源と、定電流高周波電源の出力端子間に接続された照明負荷を含む負荷回路と、定電流高周波電源から負荷回路への電流経路でのアーク放電の発生を検出する放電検出手段と、放電検出手段によるアーク放電の検出時に定電流高周波電源から負荷回路への出力を制限する保護手段とを備えることを特徴とするものである。

【0009】この構成によれば、定電流高周波電源の出力端子間に接続されている負荷回路において接続不良などによってアーク放電が生じたときに、そのアーク放電を検出して負荷回路への出力を制限するから、アーク放電の持続を防止することができ、結果的にアーク放電から発火や発煙などの危険な状態に陥ることを防止することができるのである。

【0010】請求項2の発明は、請求項1の発明において、放電検出手段が定電流高周波電源の出力電圧と負荷回路に流れる電流との位相差を検出する位相検出回路よりなり、位相検出回路は負荷回路に流れる電流が定電流高周波電源の出力電圧に対して進相になるとアーク放電が生じていると判定するものである。請求項3の発明は、請求項1の発明において、放電検出手段が負荷回路に流れる電流波形の対称性を検出する電流バランス検出回路よりなり、負荷回路に流れる電流の大きさに向きによる差が生じるとアーク放電が生じていると判定するものである。

【0011】請求項4の発明は、請求項1の発明において、放電検出手段が定電流高周波電源の出力端子間の電圧波形の対称性を検出する電圧バランス検出回路よりなり、電圧波形が非対称になるとアーク放電が生じていると判定するものである。請求項5の発明は、請求項1ないし請求項3の発明において、アーク放電が検出されると保護手段が定電流高周波電源から負荷回路への出力を停止するものである。

【0012】請求項6の発明は、請求項1ないし請求項3の発明において、アーク放電が検出されると保護手段が定電流高周波電源から負荷回路に対して間欠的に出力を供給するものである。請求項7の発明は、請求項1ないし請求項3の発明において、アーク放電が検出されると保護手段が定電流高周波電源から負荷回路への出力電圧を低下させるものである。

【0013】請求項8の発明は、請求項1ないし請求項7の発明において、定電流高周波電源が、負荷回路との間に挿入される誘導性インピーダンス素子と出力端子間

に接続される容量性インピーダンス素子との少なくとも一方を備えるものである。この構成によれば、定電流高周波電源に誘導性インピーダンス素子や容量性インピーダンス素子設けていることによって、負荷回路の誘導性インピーダンスや容量性インピーダンスが多少変動しても、その影響を受けることがない。

【0014】本発明は以下の知見に基づくものである。図14、図15などに示した従来構成の負荷回路2の等価回路を考えると、図16のように、容量性インピーダンス C_0 と抵抗成分 R_0 の並列回路に誘導性インピーダンス L_0 を直列接続したものになる。誘導性インピーダンス L_0 は主として出力線Wのインダクタンス成分であり、抵抗成分 R_0 は主としてランプLaの抵抗成分である。したがって、ランプLaの点灯時にはこの等価回路の振動周波数 f_1 は数1で与えられる。

【0015】

【数1】

$$f_1 = \frac{1}{2\pi \sqrt{\frac{C_0^2 R_0^2}{C_0 R_0^3 - L_0}}}$$

【0016】これは正常時であるが、出力線W上でアーク放電が生じているときには、放電の生じている箇所はインピーダンスZを持つから、出力線Wの浮遊容量 C_1 が無視できなくなる。つまり、等価回路は図17のようになる。この等価回路では容量性インピーダンス C_0 に浮遊容量 C_1 が直列接続されるから、等価回路の容量性インピーダンスの総量は図16に示した等価回路よりも小さくなり、結果的にアーク放電が生じているときには等価回路の振動周波数 f_2 はアーク放電の生じていない場合よりも高くなる（ $f_1 < f_2$ ）。言い換えると、図16の等価回路に対して図17の等価回路では浮遊容量 C_1 が直列に挿入されることによって負荷回路2の両端電圧の位相に対して負荷回路2を流れる電流の位相が進んだ電流進相モードに近い動作になる。

【0017】また、アーク放電が生じるときには、アーク放電が生じている箇所の両端の物質や放電の状態に応じて、放電の生じやすい向きと放電の生じにくい向きとができるから、アーク放電が生じているときには負荷回路2の両端間の電圧や負荷回路2に流れる電流の大きさや、負荷回路2に流れる電流の向きに応じて変化することになる。

【0018】以上説明したように、出力線W上でアーク放電が生じていることは、負荷回路2の電圧位相と電流位相との差や、負荷回路2の両端電圧や負荷回路2に流れる電流の正負両極性でのピーク値の差に基づいて検出することができる。したがって、アーク放電の持続を防止するには、上述の技術により出力線W上でのアーク放電を検出し、アーク放電が生じたときにはアーク放電が

持続しなくなる方向に負荷回路2への電圧や電流を制御すればよいのである。

【0019】

【発明の実施の形態】

(実施形態1) 本実施形態は、図1に示すように、交流電源ACの入力により一定電流の高周波出力を得る定電流高周波電源1を備え、負荷回路2は電流トランスTrと放電灯Laと予熱用のコンデンサCpとからなる。図では放電灯Laを複数灯点灯させる構成を示してあり、各放電灯Laごとに電流トランスTrおよび予熱コンデンサCpが接続されている。また、各電流トランスTrの1次巻線n1は互いに直列接続されている。この構成は図15に示した従来構成と同様であるが、本実施形態では定電流高周波電源1と負荷回路2との間に放電検出手段および保護手段としての位相検出回路3を挿入し、負荷回路2を接続する出力端子X、Y間の電圧の位相と、負荷回路2に流れる電流の位相との位相差を検出するとともに、検出した位相差に基づいて定電流高周波電源1の出力を制御するように構成してある。ここに、位相検出回路3と出力端子X、Yとの間にはインダクタLが挿入される。

【0020】定電流高周波電源1は、図2に示すように、商用電源のような交流電源ACを全波整流するダイオードブリッジよりなる全波整流器DBと、全波整流器DBの出力を昇圧するとともに入力電流に休止期間が生じないようにしながらも平滑された直流電圧を出力する昇圧形のチョップパ回路11と、チョップパ回路11から出力された直流電圧を高周波交流電圧に変換するフルブリッジ形のインバータ回路12とからなる。

【0021】チョップパ回路11は、周知のように、全波整流器DBの直流出力端間にインダクタL1とスイッチング素子(MOSFET)Q1との直列回路を接続し、さらに、スイッチング素子Q1にダイオードD1と平滑コンデンサCpとの直列回路を並列接続したものであり、スイッチング素子Q1はチョップパ制御部13によって高周波でオン・オフするように制御される。また、平滑コンデンサCpの両端電圧は抵抗R1、R2により分圧され、チョップパ制御部13は、抵抗R2の両端電圧に基づいて平滑コンデンサCpの両端電圧がほぼ一定電圧に保たれるようにスイッチング素子Q1のオン期間をPWM制御する。

【0022】チョップパ回路11では、スイッチング素子Q1のオン期間にインダクタL1にエネルギーが蓄積され、スイッチング素子Q1のオフ期間にインダクタL1からエネルギーが放出されるときにインダクタL1の両端に生じる電圧と全波整流器DBの出力電圧との加算電圧がダイオードD1を通して平滑コンデンサCpに印加されることによって、平滑コンデンサCpの両端電圧を全波整流器DBの出力電圧よりも昇圧する。また、スイッチング素子Q1のオン期間にインダクタL1に電流が流

れ、スイッチング素子Q1のオフ期間には平滑コンデンサCpへの充電電流が流れるから、交流電源ACの電圧にかかわらず交流電源ACから全波整流器DBに対して電流を流し続けることができ、チョップパ回路11を用いずに全波整流器DBと平滑コンデンサCpとだけを用いて直流電圧を得る場合よりも、入力電流歪を少なくすることができ、しかも力率を高くすることができる。

【0023】上述したチョップパ制御部13は、汎用のスイッチング電源用集積回路を用いたものであり、たとえば富士電機製FA5331やモトローラ製MC33261を用いることができる。インバータ回路12は、チョップパ回路11の出力電圧すなわち平滑コンデンサCpの両端電圧を電源とし高周波交流電圧を出力するものであり、ブリッジ接続された4個のスイッチング素子(MOSFET)Q2~Q5を備える。スイッチング素子Q2とスイッチング素子Q3とは直列接続されてブリッジ回路の一方のアームを形成し、スイッチング素子Q4とスイッチング素子Q5とは直列接続されてブリッジ回路の他方のアームを形成するのであって、各アームは平滑コンデンサCpに並列接続される。また、スイッチング素子Q2とスイッチング素子Q3との接続点はインダクタLを介して出力端子Xに接続され、スイッチング素子Q4とスイッチング素子Q5との接続点は電流トランスCT1の第1巻線n11を介して出力端子Yに接続される。

【0024】出力端子X、Y間には負荷回路2が接続されるから、スイッチング素子Q2とスイッチング素子Q5とをオンにすれば、出力端子Xから出力端子Yに向かう向きの電流が負荷回路2に流れ、スイッチング素子Q3とスイッチング素子Q4とをオンにすれば、出力端子Yから出力端子Xに向かう向きの電流が負荷回路2に流れる。つまり、図3に示すように、平滑コンデンサCpの両端間に負荷回路2を挟んで直列に接続されたスイッチング素子Q2、Q5またはQ3、Q4が同時にオンになる期間を設けるとともに、平滑コンデンサCpの両端間に負荷回路2を介さずに直列に接続されたスイッチング素子Q2、Q3またはQ4、Q5が同時にオンにならないようにスイッチング素子Q2~Q5をオン・オフさせれば、負荷回路2に交流電圧が印加される。また、負荷回路2に流れる電流が反転する過渡期間にすべてのスイッチング素子Q2~Q5がオフになる期間を設けてあり、ブリッジ回路の各アームで平滑コンデンサCpの両端間を短絡する危険を回避するとともに負荷回路2に正弦波状の電流を流すのである。

【0025】電流トランスCT1は3個の巻線を備え、第2巻線n12はセンタタップを有しており、第2巻線n12に誘起された電流はダイオードD2、D3を用いて全波整流される。また、第3巻線n13は整流されずに用いられる。電流トランスCT1の1次巻線n11は上述のようにインバータ回路12と負荷回路2との間に直列に接続されるから、電流トランスCT1の第2巻線n12およ

び第3巻線 n_{13} の出力に基づいて負荷回路2に流れる電流を検出することができる。

【0026】インバータ回路12におけるスイッチング素子 Q_2 とスイッチング素子 Q_3 との接続点にはダイオード D_4 と抵抗 R_3 との直列回路の一端が接続され、ダイオード D_4 により半波整流された電圧を外部に取り出すようにしてある。ところで、インバータ回路12は定電流高周波電源1の出力部であるからインバータ回路12の出力は定電流に保たなければならない。そこで、電流トランス CT_1 の第2巻線 n_{12} に誘起された電流を全波整流した出力に基づいて、スイッチング素子 $Q_2 \sim Q_5$ のオン・オフのタイミングが制御される。スイッチング素子 $Q_2 \sim Q_5$ を制御するインバータ制御部14は図4のように構成される。ここに、図4における端子A \sim C、E \sim G、J、K、Pは図2の同符号を付した端子に接続される。インバータ制御部14では電流トランス CT_1 の第2巻線 n_{12} に誘起された電流が端子Kを通して検出用抵抗 R_4 に流されるから、検出用抵抗 R_4 の両端電圧により負荷回路2に流れる電流の大きさを検出することができる。検出用抵抗 R_4 にはコンデンサ C_4 が並列接続され検出用抵抗 R_4 の両端電圧が平滑される。そこで、検出用抵抗 R_4 の両端電圧を汎用のスイッチングレギュレータ制御用の集積回路 IC_1 に入力することによって、検出用抵抗 R_4 の両端電圧がほぼ一定に保たれるようにスイッチング素子 $Q_2 \sim Q_5$ のオン・オフのタイミングを制御する。スイッチング素子 $Q_2 \sim Q_5$ の制御方法としては、オン期間を制御するデューティ制御と、スイッチング周波数を変化させる周波数制御とのいずれかを採用する。また、スイッチング周波数は放電灯Laの予熱、始動、定常点灯などの動作状態に応じて40 \sim 100kHzの範囲で選択される。

【0027】集積回路 IC_1 としては、たとえばNEC製の $\mu PC494$ を用いることができる。この集積回路 IC_1 は、外付された抵抗 R_{t1} 、 R_{t2} とコンデンサ C_t とにより周波数が決定される鋸歯状波を内部で発生し、鋸歯状波を所定の閾値で2値化することによって図3に示した2種類の矩形波を出力する。両矩形波は、それぞれドライバ用の集積回路 IC_2 、 IC_3 を介してスイッチング素子 $Q_2 \sim Q_5$ に与えられる。集積回路 IC_2 、 IC_3 としてはIR製のハーフブリッジ形インバータ用のドライバに用いられるIR2111を用いることができる。

【0028】位相検出回路3は、インバータ制御部14を制御するものであって、集積回路 IC_1 に対する直流電源Eからの給電路に挿入されたpnp形のトランジスタ Q_{10} を備える。このトランジスタ Q_{10} のオン・オフはトランジスタ Q_{11} を介してサイリスタ SCR_1 により制御されている。すなわち、サイリスタ SCR_1 がオンのときにトランジスタ Q_{10} がオフになる関係に接続される。したがって、サイリスタ SCR_1 がオンであればト

ランジスタ Q_{10} 、 Q_{11} はともにオフになり、集積回路 IC_1 が発振動作を停止することによってインバータ回路12の動作も停止する。一方、サイリスタ SCR_1 がオフであればトランジスタ Q_{10} はオンになるから、インバータ回路12は上述の動作を行なう。

【0029】このようにサイリスタ SCR_1 をオンにするかオフにするかによってインバータ回路12から負荷回路2に電力を供給するか電力の供給を停止するかが決まることになる。本発明の目的は出力線W上でアーク放電が生じたときにアーク放電が持続しないように制御することであるから、アーク放電が検出されたときにサイリスタ SCR_1 をオンにしてインバータ回路12の動作を停止すればよいことになる。

【0030】出力線W上でアーク放電が生じているか否かは、位相検出回路3において検出される。位相検出回路3には、負荷回路2に印加する電圧が端子Pに印加され、負荷回路2に流れる電流波形が端子Jを通して入力される。すなわち、端子Pに印加される電圧はスイッチング素子 Q_2 、 Q_3 の接続点の電圧を半波整流した電圧であって図5(e)のような矩形波状の電圧波形が得られる。また、端子Jから入力される電流は電流トランス CT_1 の第3巻線 n_{13} に誘起された電流であって検出用抵抗 R_{11} に流され、検出用抵抗 R_{11} の端子電圧は抵抗 R_{12} を介してコンパレータ CP_1 の負入力端に印加される。コンパレータ CP_1 の負入力端と直流電源Eの負極との間にはダイオード D_{12} が挿入され、コンパレータ CP_1 の負入力端の電位が直流電源Eの負極電位にクランプされている。したがって、コンパレータ CP_1 の入力電圧波形は図5(b)のように、負荷回路2に流れる電流が正極性である期間に正電位となり、負荷回路2に流れる電流が負極性である期間は絶対値がダイオード D_{12} の順方向電圧降下に相当する負電位になる。ただし、電流トランス CT_1 の第3巻線 n_{13} の極性を逆にすれば負荷回路2に流れる電流が負極性である期間にコンパレータ CP_1 の入力電圧が正電位になる。ここに、図5(b) \sim (i)は図4にb \sim iで示す各部位の信号波形を示している。

【0031】コンパレータ CP_1 の正入力端は直流電源Eの負極電位に設定されており、コンパレータ CP_1 の出力端にプルアップ抵抗 R_{13} が接続されることによってコンパレータ CP_1 の出力は常時はHレベルに設定されている。コンパレータ CP_1 の負入力端への入力が正電位である期間には、コンパレータ CP_1 の出力はLレベルになるから、コンパレータ CP_1 の出力は図5(c)のようになる。コンパレータ CP_1 の出力は否定回路 N_1 により反転されて図5(d)のように負荷回路2に流れる電流が正極性の期間にHレベルになる矩形波となり、この矩形波はDフリップフロップ FF_1 のクロック端子CKに入力される。

【0032】一方、端子Pに印加された電圧はダイオー

ドD₁₃によって直流電源Eの負極電位にクランプされ、2個の否定回路と抵抗R₁₄およびコンデンサC₁₄よりなる遅延回路を通してDフリップフロップFF₁のデータ端子Dに入力される。したがって、端子Pに印加される電圧にノイズが含まれていても遅延回路によって除去されることになり、図5(e)に示す入力電圧波形に対して図5(g)に示すように遅延した矩形波が得られる。図5(f)は遅延回路におけるコンデンサC₁₄の端子電圧を示す波形である。

【0033】DフリップフロップFF₁はクロック信号となる否定回路N₁の出力の立ち上がり時点でデータ入力である否定回路N₃の出力のレベルを非反転出力端より出力する。しかし、正常時には電圧波形に対して電流波形が遅相であるから、DフリップフロップFF₁の非反転出力は図5(h)のようにHレベルであって、反転出力は図5(i)のようにLレベルになる。一方、出力線W上でアーク放電が生じたときには、原理説明として説明したように、電流波形は電圧波形に対し進相になる。つまり、図5の時刻t₀において放電アークが生じたとすると、時刻t₀よりも右側のようにDフリップフロップFF₁へのクロック信号の立ち上がり時点でデータ入力がLレベルになり非反転出力がLレベルになる。

【0034】DフリップフロップFF₁の非反転出力端はダイオードD₁₅および抵抗R₁₅を介して抵抗R_{t1}、R_{t2}の接続点に接続されており、DフリップフロップFF₁の非反転出力がLレベルになると、抵抗R_{t1}、R_{t2}の接続点の電位が直流電源Eの負極電位に引き下げられる。つまり、正常時にはスイッチング素子Q₂～Q₅のスイッチング周波数を抵抗R_{t1}、R_{t2}の直列合成抵抗により決定していたのに対して、放電アークが生じることによって抵抗R_{t1}のみによってスイッチング周波数が決定されるから、スイッチング周波数が高周波側にシフトすることになる。また、DフリップフロップFF₁の反転出力端はダイオードD₁₆と抵抗R₁₆とコンデンサC₁₆とを介して直流電源Eの負極に接続され、抵抗R₁₆とコンデンサC₁₆との接続点はツェナーダイオードZD₁を介してサイリスタSCR₁のゲートに接続されている。また、ツェナーダイオードZD₁はDフリップフロップFF₁の反転出力がHレベルになり、コンデンサC₁₆の両端電圧が所定値まで上昇すると導通してサイリスタSCR₁をオンにすることができるよう選択されている。逆に言えば、DフリップフロップFF₁の反転出力が短時間だけHレベルになっても抵抗R₁₆とコンデンサC₁₆とにより決められる時間内であればツェナーダイオードZD₁はオンにならないのである。

【0035】しかし、まず正常な動作について説明すると、放電灯Laを予熱する間には端子Pに印加される電圧よりも端子Jに流れ込む電流のほうが遅相になっており、始動状態に移行させると遅相動作から進相動作に近付いてくる。進相動作に近付くとDフリップフロップ

FF₁の非反転出力はLレベルになり、反転出力はHレベルになる。したがって、スイッチング周波数が高周波側にシフトし、負荷回路2の共振周波数よりも高い周波数に維持され、進相動作によってスイッチング素子Q₂～Q₅に過大なストレスがかからないように保護される。一方、DフリップフロップFF₁の反転出力はHレベルになるが、正常に動作するときは、抵抗R₁₆とコンデンサC₁₆とにより設定されている時間内に始動状態から点灯状態に移行するから、ツェナーダイオードZD₁が導通するには至らず、点灯状態では遅相動作に戻ってDフリップフロップFF₁の反転出力はLレベルに戻る。

【0036】点灯状態になれば、図5における時刻t₀以前に示しているように遅相動作になるから、インバータ回路12のスイッチング周波数は抵抗R_{t1}、R_{t2}の直列合成抵抗によって決まる。出力線W上でアーク放電が生じたときには、図5における時刻t₀以後の動作になり、端子Pに印加されている電圧に対して端子Jに入力されている電流が進相に近づく。したがって、DフリップフロップFF₁の非反転出力がLレベルになるから、まずスイッチング周波数が高周波側にシフトすることによってスイッチング素子Q₂～Q₅に過大なストレスがかかるのを防止しようとする。さらに、この状態が継続するとコンデンサC₁₆の両端電圧が上昇することによってツェナーダイオードZD₁が導通し、サイリスタSCR₁をオンにする。その結果、トランジスタQ₁₀がオンになり、集積回路IC₁への給電が停止されてスイッチング素子Q₂～Q₅がすべてオフになる。つまり、インバータ回路12が動作を停止し、負荷回路2への給電が停止されるのである。以上のようにして、出力線W上でアーク放電が生じたときにはアーク放電の持続が回避され、発煙や発火を防止することができる。

【0037】なお、出力線Wの長さによって出力端子X、Y間のインダクタンス成分や浮遊容量が大きく変化するから(たとえば、出力線Wが20mの場合に振動周波数が約180kHzになり、出力線Wが60mの場合に振動周波数が約120kHzになるという実験結果が得られている)、出力線Wに直列に誘導性インピーダンス素子としてのインダクタLを挿入することによって出力線Wの長さの変化に対するインダクタンス成分の変化の割合を小さくしてある。このようにインダクタLを用いることによって、出力線Wの長さ変化に対する振動周波数の変化が小さくなり、出力線Wの長さの変化に対する進相電流の検出レベルの変化も小さくすることができる。その結果、アーク放電発生の検出レベルの変化が小さくなるから、出力線Wの長さの変化に対する対応が容易になる。また、出力端子X、Y間に容量性インピーダンス素子としてのコンデンサを接続すれば出力線Wの長さ変化による浮遊容量の変化に対する影響を抑制することができる。

【0038】（実施形態2）本実施形態は、位相検出回路3によりインバータ制御部14を制御する他の構成例であって、図6において図4に示した回路と同符号である要素は同機能を有している。本実施形態における実施形態1との主な相違点は、実施形態1では出力線W上でアーク放電が生じたときに集積回路IC₁の給電路に挿入したトランジスタQ₁₀を制御することによってインバータ回路12の動作を停止していたのに対して、本実施形態ではアーク放電が生じたときに集積回路IC₁からドライバ用の集積回路IC₂、IC₃への信号が無効になる期間を設けることにより、インバータ回路12を間欠動作させて負荷回路2への供給電力を低減させるようにしている。

【0039】すなわち、集積回路IC₁の2つの出力端と直流電源Eの負極との間にそれぞれnpn形のトランジスタQ₁₂、Q₁₃のコレクターエミッタ間を挿入し、両トランジスタQ₁₂、Q₁₃のベースをpnp形のトランジスタQ₁₄のコレクタと直流電源Eの負極との間で直列接続した抵抗R₁₇、R₁₈の接続点に接続してある。さらに、トランジスタQ₁₄はnpn形のトランジスタQ₁₅によりオン・オフが制御され、トランジスタQ₁₅のオン時にトランジスタQ₁₄もオンになるように接続される。トランジスタQ₁₅のベースはツェナーダイオードZD₂を介して抵抗R₁₆とコンデンサC₁₆との接続点に接続しており、コンデンサC₁₆の両端電圧が上昇してツェナーダイオードZD₂がオンになれば、トランジスタQ₁₂、Q₁₃がオンになってスイッチング素子Q₂～Q₅の動作を停止させるのである。トランジスタQ₁₄のコレクタと直流電源Eの負極との間には抵抗R₁₉とコンデンサC₁₉との直列回路も接続してあり、抵抗R₁₉とコンデンサC₁₉との接続点にはツェナーダイオードZD₃を介してトランジスタQ₁₆のベースが接続される。このトランジスタQ₁₆のコレクターエミッタ間はコンデンサC₁₆に並列接続されている。

【0040】正常時には、位相検出回路3は集積回路IC₁～IC₃の動作に影響しないから、実施形態1と同様に動作する。一方、出力線W上でアーク放電が生じたときには、実施形態1と同様に、DフリップフロップFF₁の非反転出力がLレベルになり反転出力がHレベルになる。したがって、まず抵抗R_{t1}、R_{t2}の接続点が直流電源Eの負極電位になり、スイッチング周波数が高周波側にシフトする。その後、抵抗R₁₆とコンデンサC₁₆とにより決められた時間が経過すると、ツェナーダイオードZD₂が導通し、結果的にトランジスタQ₁₂、Q₁₃がオンになる。つまり、ドライバ用の集積回路IC₂、IC₃には集積回路IC₁からの信号が入力されなくなり、インバータ回路12のスイッチング素子Q₂～Q₅がオン・オフされなくなってインバータ回路12の動作が停止する。

【0041】ところで、トランジスタQ₁₄のコレクタに

は抵抗R₁₉とコンデンサC₁₉との直列回路が接続されているから、トランジスタQ₁₂、Q₁₃のオン後に抵抗R₁₉とコンデンサC₁₉とにより決まる時間が経過するとツェナーダイオードZD₃が導通してトランジスタQ₁₅がオンになる。すなわち、トランジスタQ₁₄はオフになり、インバータ回路12は動作を再開する。トランジスタQ₁₄がオフになればコンデンサC₁₉は抵抗R₁₇～R₁₉を通して放電し、トランジスタQ₁₅が再びオフになってインバータ回路12を停止させる。

【0042】以上の動作を繰り返すことによって、インバータ回路12は間欠的に動作するのであって出力線Wに供給されるエネルギーが低減され、結果的にアーク放電が持続できなくなる。また、インバータ回路12が間欠動作すればランプLaは点滅するから、間欠動作の周期をランプLaの点滅が知覚できる程度に設定しておくことにより、ランプLaの点滅によって使用者に異常を報知することができるのである。他の構成および動作は実施形態1と同様である。

【0043】（実施形態3）本実施形態は、図7に示すように、基本的な構成は図2と同様であるが、チョッパ回路11を制御するチョッパ制御部13を図8のように構成してある。また、実施形態1、2では位相検出回路3がインバータ制御部14を制御する構成であったが、本実施形態では位相検出回路3がチョッパ制御部13を制御するように構成される。さらに、本実施形態では交流電源ACと全波整流器DBとの間にラインフィルタLFを挿入してある。ただし、ラインフィルタLFは実施形態1、2にも設けるのが望ましい。

【0044】チョッパ回路11は、図2に示した回路構成と同様の出力電圧を分圧する抵抗R₁、R₂に加えて出力電圧を分圧する抵抗R₅、R₆をもう一組備え、さらにチョッパ回路11への入力電圧を分圧する抵抗R₇、R₈も付加されている。また、全波整流器DBの負極の出力端とスイッチング素子Q₁のソースとの間に検出用抵抗R₉を挿入してある。この検出用抵抗R₉の両端電圧はチョッパ回路11に流れる電流に比例する。

【0045】一方、チョッパ制御部13は、図8に示すように位相検出回路3により制御される。ここに、図7と図8とにおける各端子J1～J4および端子J、Pは互いに接続される。チョッパ制御部13は実施形態1で説明したように、スイッチング電源用の集積回路IC₄（ここでは富士電機製のFA5331）に外付部品を付加して構成される。位相検出回路3は、基本的には実施形態1に示したものと同様の構成を有している。すなわち、DフリップフロップFF₁を用い、端子J、Pからの入力を受けてチョッパ制御部13を制御する。ここで、DフリップフロップFF₁の入力側の構成については実施形態1と同様の構成を有している。一方、DフリップフロップFF₁の出力は反転出力のみを用いており、DフリップフロップFF₁の反転出力端には抵抗R

20 とコンデンサ C_{20} とツェナーダイオード ZD_4 とからなる遅延回路を介して、トランジスタ Q_{21} のベースが接続されている。このトランジスタ Q_{21} はトランジスタ Q_{22} を介してトランジスタ Q_{23} のオン・オフを制御しており、トランジスタ Q_{23} は集積回路 IC_4 の給電経路に挿入されている。ここに、トランジスタ $Q_{21} \sim Q_{23}$ はトランジスタ Q_{21} がオンになればトランジスタ Q_{23} がオフになるように接続されており、Dフリップフロップ FF_1 の反転出力がHレベルになってから抵抗 R_{20} およびコンデンサ C_{20} により設定された時間が経過すると、ツェナーダイオード ZD_4 が導通してトランジスタ Q_{21} をオンにし、結果的に集積回路 IC_4 への給電を停止させて、チョッパ回路11のスイッチング素子 Q_1 の制御を停止させるようになっている。チョッパ回路11は、全波整流器DBの出力端にインダクタ L_1 およびダイオード D_1 を介して平滑コンデンサ C_B を接続しているから、スイッチング素子 Q_1 がオフであっても平滑コンデンサ C_B の両端に電圧が生じるが、昇圧機能は動作しないから、平滑コンデンサ C_B の両端電圧が正常時よりも低下することになる。つまり、定電流高周波電源1からの出力電圧が低下することになる。

【0046】しかし、正常時には端子Pに印加される電圧波形に対して端子Jから流れ込む電流波形の位相の相違が遅相になっているから、Dフリップフロップ FF_1 の反転出力はLレベルであって、チョッパ制御部13は通常の動作を行なう。このとき、チョッパ制御部13は出力電圧を検出して出力電圧を一定に保つだけではなく（たとえば平滑コンデンサ C_B の両端電圧は350Vに維持される）、チョッパ回路11の入力電圧、出力電圧、回路電流の位相に基づいて力率を高く保つように制御する。

【0047】一方、出力線W上で放電アークが生じると、実施形態1と同様にDフリップフロップ FF_1 の反転出力がHレベルになるから、上述のように抵抗 R_{20} とコンデンサ C_{27} とにより決まる時間の経過後にチョッパ制御部13の動作が停止する。つまり、スイッチング素子 Q_1 はオフに保たれ、平滑コンデンサ C_B の両端電圧は全波整流器DBの出力電圧まで低下する（たとえば、交流電源ACの電圧が200Vとすれば、平滑コンデンサ C_B の両端電圧は282Vになる）。このように、出力線W上でのアーク放電の発生に伴って出力電圧が低下し、アーク放電のエネルギーが抑制されるから、アーク放電の持続が防止される。他の構成および動作は実施形態1と同様である。

【0048】（実施形態4）本実施形態では、負荷回路2の両端電圧および負荷回路2に流れる電流の位相を定電流高周波電源1から検出するのではなく、図9および図10に示すように、定電流高周波電源1の出力端子Tと負荷回路2を接続する出力端子Yとの間に電流トランス CT_2 の1次巻線 n_{21} を挿入することによって負荷回

路2に流れる電流のみを検出する構成としてある。電流トランス CT_2 の2次巻線 n_{22} はタップ付きであってタップは直流電源C（図示せず）の負極に接続される。したがって、2次巻線 n_{22} の各端には1次巻線 n_{21} に流れる電流の向きに対応した電流が誘起される。本実施形態は、放電検出手段および保護手段として機能する電流バランス検出回路4を用いて負荷回路2に流れる電流の向きによる電流の大きさのアンバランス（電流波形の非対称性）を検出することによって出力線W上のアーク放電の発生を検出するものである。

【0049】しかし、2次巻線 n_{22} の一端と直流電源Eの負極との間にはダイオード D_{21} と2個の抵抗 R_{21} 、 R_{22} との直列回路が接続され、2次巻線 n_{22} の他端と直流電源Eの負極との間にはダイオード D_{22} と抵抗 R_{23} 、 R_{24} との直列回路が接続される。また、抵抗 R_{22} および抵抗 R_{24} にはそれぞれコンデンサ C_{22} 、 C_{24} が並列接続される。抵抗 $R_{21} \sim R_{24}$ の各接続点は差入力検出回路USの両入力端にそれぞれ接続される。ここに、電流トランス CT_2 のタップはセンタタップであって、 $R_{21} : R_{22} = R_{23} : R_{24}$ に設定されているものとする。

【0050】差入力検出回路USは、両入力端に電位差が生じたときに出力に電流を流す回路であって、pnp形の1対のトランジスタ Q_{27} 、 Q_{28} を備え、両トランジスタ Q_{27} 、 Q_{28} のベース間に抵抗 R_{26} が挿入されるとともに、両トランジスタ Q_{27} 、 Q_{28} のベースとエミッタとが互いに接続され、さらにコレクタを共通接続して出力端としてある。また、上記抵抗 R_{22} 、 R_{24} およびコンデンサ C_{22} 、 C_{24} を備える。したがって、両入力端（つまり、抵抗 R_{21} 、 R_{22} の接続点と抵抗 R_{23} 、 R_{24} の接続点）との電位に差が生じると、電位の高いほうにエミッタが接続されているトランジスタ Q_{27} 、 Q_{28} がオンになり、出力に電流を流すのである。

【0051】差入力検出回路USの出力端は抵抗 R_{25} とコンデンサ C_{25} とからなる時定数回路を介してコンパレータ CP_2 の正入力端に接続される。コンパレータ CP_2 の負入力端には基準電圧が印加され、正入力端に入力される信号が基準電圧以上になるとコンパレータ CP_2 の出力がHレベルになる。コンパレータ CP_2 の出力端は、出力がHレベルのときにサイリスタ SCR_2 をオンにするように接続され、このサイリスタ SCR_2 はトランジスタ Q_{25} のベース・エミッタ間に接続される。このトランジスタ Q_{25} は、インバータ制御部14を構成する集積回路 IC_1 の給電路に挿入されたトランジスタ Q_{26} をオン・オフさせるのであって、サイリスタ SCR_2 とトランジスタ Q_{25} 、 Q_{26} とは、サイリスタ SCR_2 がオンになるとトランジスタ Q_{26} がオフになるように接続されている。

【0052】いま、負荷回路2に流れる電流、すなわち、電流トランス CT_2 の1次巻線 n_{21} に流れる電流について考察すると、図11の左部に示すように、正常時

には電流の向きによらずピーク値はほぼ等しくなる。このとき、コンデンサ C_{22} 、 C_{24} の端子電圧がほぼ等しくなるから、差入力検出回路 US は動作せず、コンデンサ C_{25} の端子電圧はコンパレータ CP_2 の基準電圧よりも低い状態に保たれる。その結果、コンパレータ CP_2 の出力は L レベルに保たれ、サイリスタ SCR_2 はオンにならず、インバータ制御部 14 は正常に動作する。

【0053】一方、出力線 W 上でアーク放電が生じたとすると、アーク放電の両端の物質や放電の状態によって放電のしやすい向きとしにくい向きが生じるから、図11の右部に示すように、負荷回路2に流れる電流の向きに応じてピーク値が変化する。つまり、負荷回路2は図12のように整流用のダイオード D_a 、 D_b とにそれぞれインピーダンス Z_1 、 Z_2 を直列接続し、両直列回路をダイオード D_a 、 D_b の極性が逆向きになるように並列接続したものと等価になる。電流の向きによる電流の大きさの大小関係が図11のようであるとき（つまり、 $Z_1 < Z_2$ ）、抵抗 R_{21} と抵抗 R_{22} との接続点の電位よりも抵抗 R_{23} と抵抗 R_{24} との接続点の電位のほうが高くなる。つまり差入力検出回路 US から出力された電流により抵抗 R_{25} を介してコンデンサ C_{25} が充電され、コンデンサ C_{25} の端子電圧が基準電圧以上になるとコンパレータ CP_2 の出力が H レベルになるのである。その結果、上述したようにトランジスタ Q_{26} がオフになり、インバータ制御部 13 の動作が停止してインバータ回路12の動作も停止する。

【0054】このようにして出力線 W 上でアーク放電が生じたことを検出し、インバータ回路12の出力を停止することができるのである。他の構成および動作は実施形態1と同様である。

（実施形態5）本実施形態は、図13に示すように、実施形態4とほぼ同様の構成であるが、実施形態4においては負荷回路2に流れる電流を検出していたのに対し、本実施形態では放電検出手段および保護手段として機能する電圧バランス検出回路5を用いて負荷回路2の両端電圧のアンバランス（電圧波形の非対称性）を検出する点が相違する。したがって、電流トランス CT_2 を設けず、差入力検出回路 US の各端を出力端子 X 、 Y にそれぞれ接続してある。また、ダイオード D_{21} 、 D_{22} および差入力検出回路 US におけるコンデンサ C_{22} 、 C_{24} を省略してある。他の構成は実施形態4と同様である。

【0055】しかして、出力線 W 上でアーク放電が生じたときには電流の向きによって電流のピーク値が異なるのであるから、出力端子 X 、 Y 間の電位の平均値が $0V$ ではなくなる。その結果、抵抗 R_{25} を介してコンデンサ C_{25} が充電されることになり、コンデンサ C_{25} の端子電圧がコンパレータ CP_2 に設定されている基準電圧以上になると、コンパレータ CP_2 の出力が H レベルになってインバータ制御部 14 の動作を停止させるのである。他の構成および動作は実施形態4と同様であるから説明

を省略する。

【0056】上記実施形態においては、インバータ回路12にフルブリッジ形のものを用いているが、他の構成のインバータ回路12であっても本発明の技術思想を適用することができるのはいうまでもない。

【0057】

【発明の効果】本発明は、交流電源を電源とし電流を一定とした高周波を出力する定電流高周波電源と、定電流高周波電源の出力端子間に接続された照明負荷を含む負荷回路と、定電流高周波電源から負荷回路への電流経路でのアーク放電の発生を検出する放電検出手段と、放電検出手段によるアーク放電の検出時に定電流高周波電源から負荷回路への出力を制限する保護手段とを備えるものであり、定電流高周波電源の出力端子間に接続されている負荷回路において接続不良などによってアーク放電が生じたときに、そのアーク放電を検出して負荷回路への出力を制限するから、アーク放電の持続を防止することができ、結果的にアーク放電から発火や発煙などの危険な状態に陥ることを防止することができるという利点がある。

【0058】また、定電流高周波電源が、負荷回路との間に挿入される誘導性インピーダンス素子と出力端子間に接続される容量性インピーダンス素子との少なくとも一方を備えるものでは、負荷回路の誘導性インピーダンスや容量性インピーダンスが多少変動しても、その影響を受けることがないという利点がある。

【図面の簡単な説明】

【図1】実施形態1を示すブロック図である。

【図2】実施形態1の要部回路図である。

【図3】実施形態1に用いるインバータ回路の動作説明図である。

【図4】実施形態1の要部回路図である。

【図5】図4に示した回路の動作説明図である。

【図6】実施形態2の要部回路図である。

【図7】実施形態3の要部回路図である。

【図8】実施形態3の要部回路図である。

【図9】実施形態4の要部回路図である。

【図10】実施形態4の要部回路図である。

【図11】実施形態4の動作説明図である。

【図12】実施形態4の動作状態を示す等価回路図である。

【図13】実施形態5の要部回路図である。

【図14】従来例を示す回路図である。

【図15】他の従来例を示す回路図である。

【図16】負荷回路の等価回路図である。

【図17】アーク放電が生じているときの負荷回路の等価回路図である。

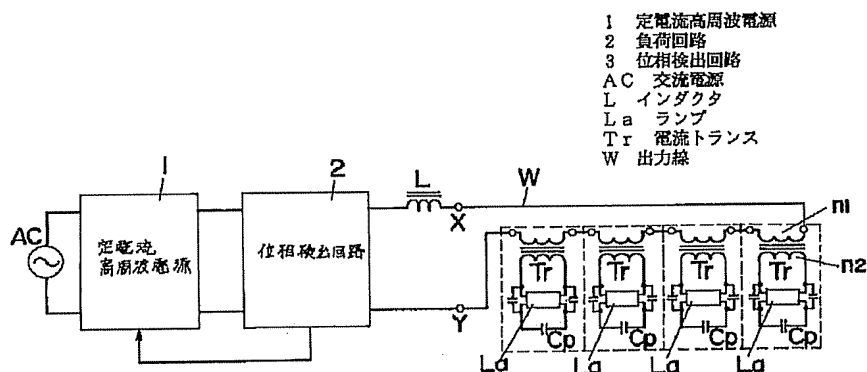
【符号の説明】

- 1 定電流高周波電源
- 2 負荷回路

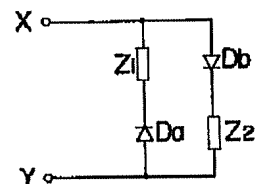
- 3 位相検出回路
4 電流バランス検出回路
5 電圧バランス検出回路
AC 交流電源

- L インダクタ
La ランプ
Tr 電流トランス
W 出力線

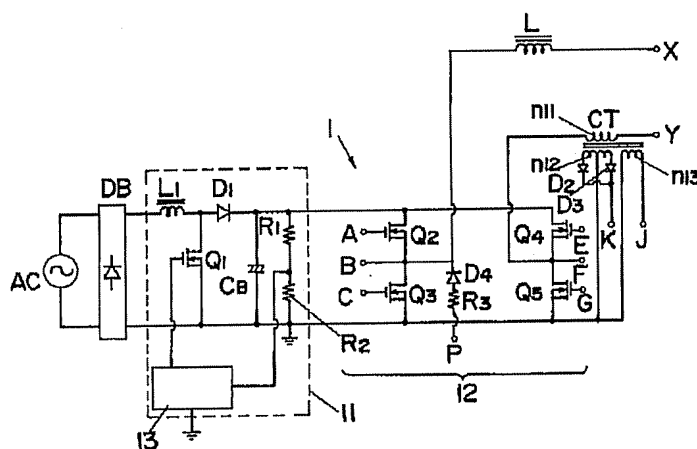
【図 1】



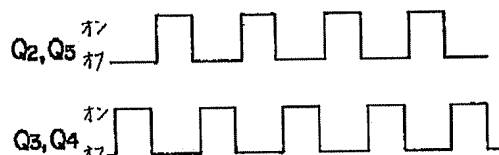
【図 12】



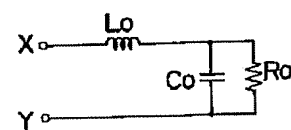
【図 2】



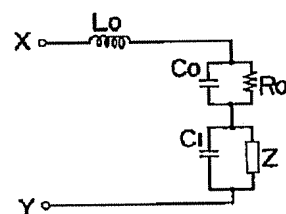
【図 3】



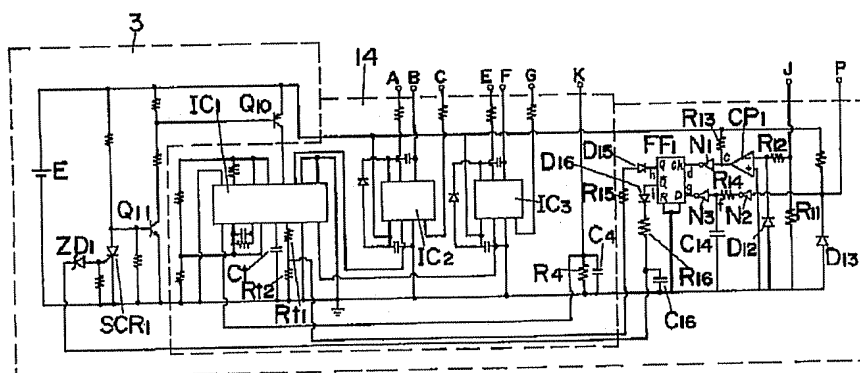
【図 16】



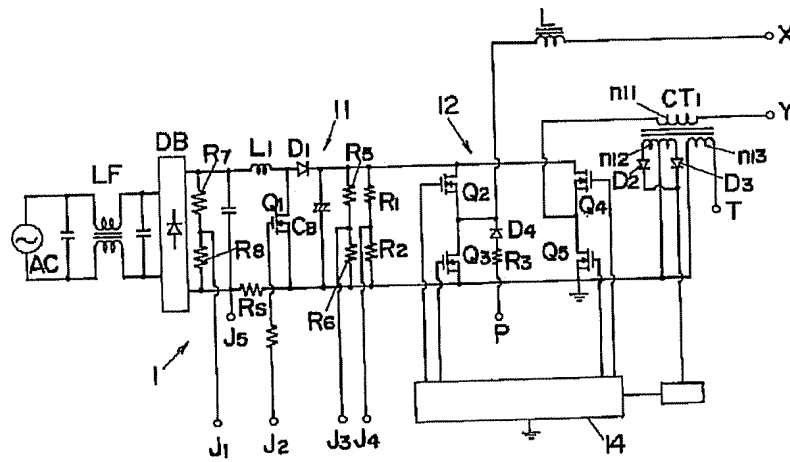
【図 17】



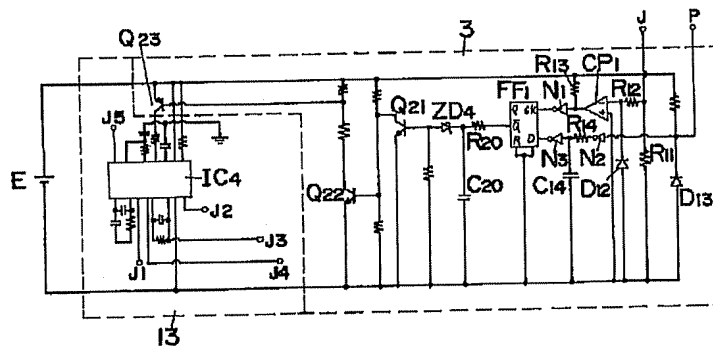
【図 4】



【圖 7】



【圖8】



【圖 10】

